

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-024280

(43)Date of publication of application : 26.01.2001

(51)Int.Cl.

H01S 5/227

(21)Application number : 11-199322

(71)Applicant : OKI ELECTRIC IND CO LTD

(22)Date of filing : 13.07.1999

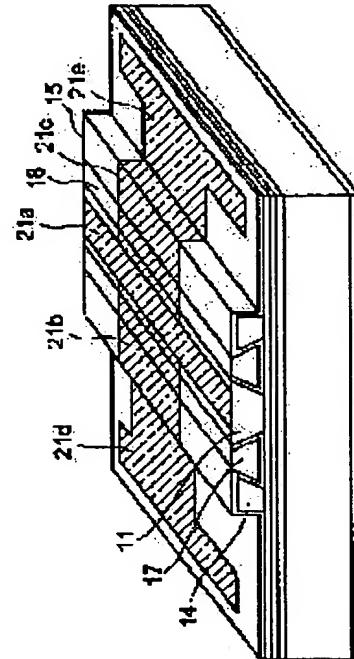
(72)Inventor : KUBOTA MUNECHIKA

(54) SEMICONDUCTOR OPTICAL FUNCTIONAL ELEMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To improve adhesion at the time of face down and reduce possibility of electric short-circuit of an element, in the case of mesa stripe structure of face down mounting.

SOLUTION: A mesa top surface having a comparatively large area is ensured by forming an inverse mesa stripe part 11, dummy mesa stripe parts 14, 15 and insulator mesa stripe parts 17, 18. A surface electrode layer 21 is formed by arranging a top surface electrode layer part 21b and an extended electrode layer part 21c. The top surface electrode layer part 21b is continuous to a stripe electrode layer 21a for injection a current in a laser element, and laminated on top surface of the insulator mesa stripes 17, 18 on both sides of the electrode layer 21a and the dummy mesa stripes 14, 15. The extended electrode layer 21c is continuous to the top surface electrode layer 21b, and laminated on the side surfaces of the dummy mesa stripes 14, 15 and flat surfaces of both sides.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-24280

(P2001-24280A)

(43)公開日 平成13年1月26日 (2001.1.26)

(51)Int.Cl.⁷
H 0 1 S 5/227

識別記号

F I
H 0 1 S 3/18

テマコード(参考)
6 6 5 5 F 0 7 3

審査請求 未請求 請求項の数 1 O L (全 4 頁)

(21)出願番号 特願平11-199322

(22)出願日 平成11年7月13日 (1999.7.13)

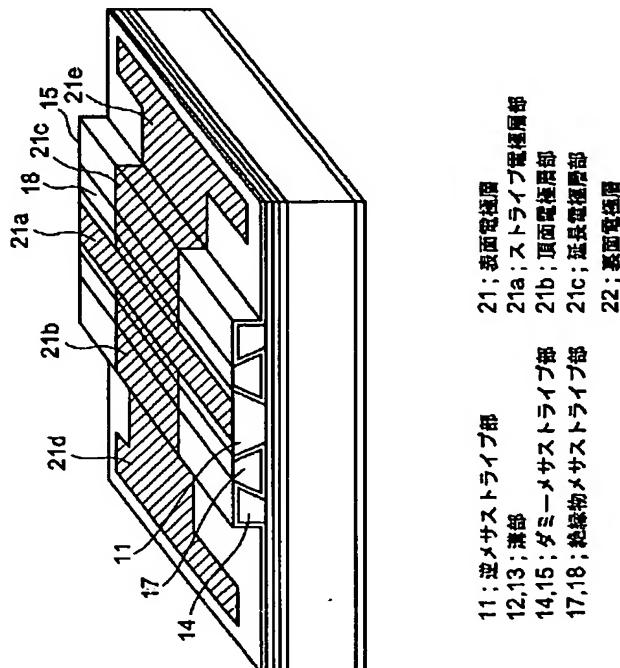
(71)出願人 000000295
沖電気工業株式会社
東京都港区虎ノ門1丁目7番12号
(72)発明者 久保田 宗親
東京都港区虎ノ門1丁目7番12号 沖電気
工業株式会社内
(74)代理人 100089093
弁理士 大西 健治
F ターム(参考) 5F073 AA13 AA89 BA02 CA15 EA27
FA30

(54)【発明の名称】 半導体光機能素子

(57)【要約】

【課題】 フェイスダウンで実装のメサストライプ構造の半導体光機能素子において、フェイルダウン時の密着性を向上させ、かつ、素子の電気的なショートの可能性を低減する。

【解決手段】 逆メサメサストライプ部11、ダミーメサストライプ部14, 15、及び絶縁部メサストライプ部17, 18を設けることによって、比較的広い面積のメサ頂面を確保する。表面電極層21を、レーザ素子に電流を注入するためのストライプ電極層部21aに連続して、その両側の絶縁物メサストライプ部17, 18及びダミーメサストライプ部14, 15の頂面に積層して頂面電極層部21bを設け、さらに、それに連続して、ダミーメサストライプ部14, 15の側面及びその両側の平坦面に積層して延長電極層部21cを設けることによって、形成する。



【特許請求の範囲】

【請求項1】 半導体基板上に、少なくとも、活性層と、当該活性層上に設けられ且つメサストライプ状の半導体層からなる能動メサストライプ部と、当該能動メサストライプ部上に直接またはコンタクト層を介して積層された表面電極層とを有し、当該表面電極層を下向きにしたフェイスダウンでマウント基体上に融着実装される半導体光機能素子であって、

前記能動メサストライプ部の両側に設けられ、実質上前記能動メサストライプと同じ層構成からなり、且つ、頂面に絶縁層が積層された、メサストライプ状のダミーメサストライプ部と、

前記能動メサストライプ部と前記各ダミーメサストライプ部とで形成される各溝に充填され、且つ絶縁物からなる絶縁物メサストライプ部と、

前記能動メサストライプ部の表面電極層部に連続して、前記各絶縁物メサストライプ部の頂面、前記各ダミーメサストライプ部の頂面及び側面、並びに素子平坦面に積層して設けられた前記表面電極層と、を備え、

前記能動メサストライプ部、前記ダミーメサストライプ部、及び絶縁部メサストライプ部がほぼ同じ高さの頂面を有するように形成されている、ことを特徴とする半導体光機能素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、光通信システムや光情報システム等に用いられる半導体光機能素子に関するものである。

【0002】

【従来の技術】一般に、半導体光機能素子は、温度に関して敏感に反応し、特性や信頼性に強い影響を与える。そのため、熱的な影響をできるだけ受けないように様々な工夫がなされている。従来、半導体光機能素子を実装する例としては、素子表面を表面電極層側を下向きに、ヒートシンク等のマウント基体に実装するフェイスダウン実装技術がある。この実装技術は、素子の活性層部分とヒートシンクとの距離が、上向きに実装（フェイスアップ実装）したときと比較して短いことから、素子の活性層部分の放熱が良く、素子自身の温度特性や最大出力特性等の諸特性の改善が可能となる。また、実装においては、例えはレーザ素子に電流を注入するために電極層を真空蒸着により形成し、ヒートシンク上にハンダ層を形成し、レーザ活性層上に形成した電極層とヒートシンクを密着させ、融着実装する。

【0003】

【発明が解決しようとする課題】しかし、ある種の半導体光機能素子においては、半導体積層の1対の端面には反射膜や無反射膜等の絶縁膜で電気的の保護されるのに対し他の1対の端面は露出したまま実装する場合があり、このように、前後左右のいずれかの活性層端面が露

出した構造の半導体光機能素子をフェイスダウンで実装する場合には、実装時に用いるハンダが活性層の露出端面に回り込み、素子を電気的にショートする場合があり、プロセスの歩留まりの低下が生じるという問題があった。また、活性層内の電流や電界の横方向広がりを細く限定する等のために、活性層上に半導体層の細いメサストライプ部を設け、細い表面電極層を用いた構造の半導体光機能素子においては、フェイスダウン実装時のマウント基体との密着性が劣る場合があり、プロセスの歩留まりの低下が生じるという問題があった。従って、本発明の目的は、活性層上にメサストライプ部を有する半導体光機能素子において、マウント基体との密着性を確保するためにメサストライプ部に比較的大面積の表面電極層を有し、且つ素子の電気的なショートの可能性が低減された構造を提供することにある。

【0004】

【課題を解決するための手段】本発明は、半導体基板上に、少なくとも、活性層と、この活性層に電流または電界を供給するためにこの活性層上に設けられ且つメサストライプ状の半導体層からなる能動メサストライプ部と、この能動メサストライプ部上に直接またはコンタクト層を介して積層された表面電極層とを有し、この表面電極層を下向きにしたフェイスダウンでマウント基体上に融着実装される半導体光機能素子に関する。そして、能動メサストライプ部の両側に設けられ、実質上能動メサストライプと同じ層構成からなり、且つ、頂面に絶縁層が積層された、メサストライプ状のダミーメサストライプ部と、能動メサストライプ部と各ダミーメサストライプ部とで形成される各溝に充填され且つ絶縁物からなる絶縁物メサストライプ部とを備えている。さらに、能動メサストライプ部の表面電極層部に連続して、各絶縁物メサストライプ部の頂面、各ダミーメサストライプ部の頂面及び側面、並びに素子平坦面に積層して設けられた表面電極層とを備え、また、能動メサストライプ部、ダミーメサストライプ部、及び絶縁部メサストライプ部がほぼ同じ高さの頂面を有するように形成されていることを特徴とするものである。この構成によれば、メサストライプ構造において比較的広い面積の頂面を確保し、かつ、そこに比較的広い面積の頂面電極層部を確保することができ、その結果、フェイスダウン時の密着性を向上させることができる。また、頂面電極層部、延長電極層部に連続して、素子平坦面に比較的広い面積の延長電極層部を設けているため、フェイスダウン時に押し出されたハンダをこの延長電極部に沿って逃がし、かつそこに留まらせることができ、素子の電気的なショートの可能性を低減することができる。

【0005】

【発明の実施の形態】以下、本発明の実施の形態を図1及び図2を用いて説明する。図1は本発明に係る1.3μm帯メサストライプ型（リッジ導波路型）レーザ素子

の構成を示す斜視図であり、図2はそのレーザ素子の製造工程を示す工程説明図である。このレーザ素子の製造においては、まず、MOCVD法によって、図2(a)に示すように、n-InP基板1上に、n-GaInAlAsクラッド層2、GaInAlAs活性層3、p-InAlAsエッチャングトップ層4、p-InPクラッド層5、及びp-InGaAsコンタクト層6を成長形成する。次に、フォトレジストをスピンドルコートし且つパターン露光を行ってエッチングマスクを形成した後、RIE(リアクティブ・イオン・エッチャング)装置で塩素ガスを用いて、エッチャングトップ層4まで垂直にエッチャングし、さらに、臭化水素酸と酢酸との混合水溶液を用いてp-InPクラッド層5の(1, 1, 1,)A面の方向に逆メサ構造を形成し、これによって、図2(b)に示すように、クラッド層5とコンタクト層6とからなる頂面幅が5.0μmの逆メサストライプ部11を形成する。

【0006】次に、逆メサストライプ部11の部分をフォトレジストで覆いRIE装置を用いて、エッチャングトップ層4まで垂直にエッチャングし、これによって、図2(c)に示すように、逆メサストライプ部11の両側に、溝部12, 13で離間されたダミーメサストライプ部14, 15を形成する。次に、CVD法でSiNを用いて、図2(d)に示すように、メサストライプ部1, 14, 15の頂面及び側面を含み、基板1の表面側全面に絶縁膜16を形成する。次に、全表面にポリイミドをスピンドルコートし、パターン露光とエッチャングにより、溝部12, 13を除き残部全面のポリイミドを除去し、さらに、頂面におけるポリイミドの平坦化を行い、図2(e)に示すように、溝部12, 13を絶縁物メサストライプ部17, 18で充填する。次に、図2(f)に示すように、逆メサストライプ部11の絶縁層16を除去した後、オーミック電極層及びバット電極層からなる表面電極層21を蒸着し、バーニングを行い、さらに、基板1の裏面を100μmまで研磨した後、オーミック電極層及びバット電極層からなる裏面電極層22を蒸着することによって、図1に示す構成のレーザ素子が得られる。

【0007】図1に示すように、この実施形態のレーザ素子は、ほぼ同じ高さの頂面を有する、逆メサメサストライプ部11、ダミーメサストライプ部14, 15、及び絶縁部メサストライプ部17, 18を設けることによって、比較的広い面積のメサ頂面を確保した構成をしている。また、表面電極層21を、レーザ素子に電流を注入するためのストライプ電極層部21aに連続して、その両側の絶縁物メサストライプ部17, 18及びダミーメサストライプ部14, 15の頂面に積層して頂面電極層部21bを設け、さらに、それに連続して、ダミーメサストライプ部14, 15の側面及びその両側の平坦面に積層して延長電極層部21cを設けることによって、

形成している。

【0008】このような構成になっているため、Sn等のハンダを塗布したヒートシンクにこのレーザ素子をフェイスダウンに設置し、加熱を行って融着実装せる場合、比較的広い面積の頂面電極層部21bによってヒートシンクとの密着性が確保できる。また、ハンダは金属に沿って動き易く且つ金属部分に溜り易い性質があるため、フェイスダウン実装時に、頂面電極層部21bとヒートシンクとの間から押し出されるハンダは、頂面電極層部21bに連続する延長電極層部21cに逃がすことができ、かつ、この延長電極層部21cの面積を比較的大きくしておくことによって、ハンダの動きをこの延長電極層部21cに留まらせることができ、素子のショートの可能性を低減することができる。

【0009】図3は、本発明の第2の実施の形態のメサストライプ型レーザ素子の構成を示す斜視図である。図3において、このレーザ素子は、第1の実施の形態とほぼ同様の構成からなり、さらに、ダミーメサストライプ部17, 18の外側にダミーストライプ部31～34を設け、延長電極層部21cをこれらダミーストライプ部31～34上に積層して構成したものである。このような構成とすることにより、ダミーストライプ部31～34の側面に対応した面積だけ、延長電極層部21cの表面積を増加させることができ、素子端面へのハンダ漏れをより確実に回避させることができ期待できる。なお、以上の実施形態では、本発明をメサストライプレーザ素子に適用することもできる。また、垂直メサ構造のダミーストライプを設けた例について示したが、垂直メサだけでなく、順メサ構造及び逆メサ構造にしても同様の効果が期待できる。

【0010】

【発明の効果】以上説明したように、本発明では、比較的広い面積の頂面を有するメサストライプ構造を設けてフェイスダウン実装時の頂面電極層部の面積を確保し、かつ、それに延長して素子平坦面に比較的広い面積の延長電極層部を設けているため、フェイスダウン時の密着性を向上させ、かつ、素子の電気的なショートの可能性を低減することができる等の効果を有する。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態を示すメサストライプ型レーザ素子の構成を示す斜視図

【図2】図1のレーザ素子の製造工程を示す工程説明図

【図3】本発明の第2の実施の形態を示すメサストライプ型レーザ素子の構成を示す斜視図

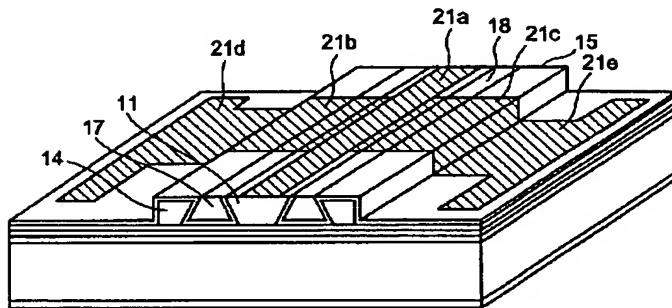
【符号の説明】

- | | |
|---|--------------------|
| 1 | n-InP基板 |
| 2 | n-GaInAlAsクラッド層 |
| 3 | GaInAlAs活性層 |
| 4 | p-InAlAsエッチャングトップ層 |

5 p-InPクラッド層
 6 p-InGaAsコンタクト層
 11 逆メサストライプ部
 12, 13 溝部
 14, 15 ダミーメサストライプ部
 16 絶縁膜

17, 18 絶縁物メサストライプ部
 21 表面電極層
 21a ストライプ電極層部
 21b 頂面電極層部
 21c 延長電極層部
 22 裏面電極層

【図1】



11; 逆メサストライプ部

12, 13; 溝部

14, 15; ダミーメサストライプ部

16; 絶縁膜

21; 裏面電極層

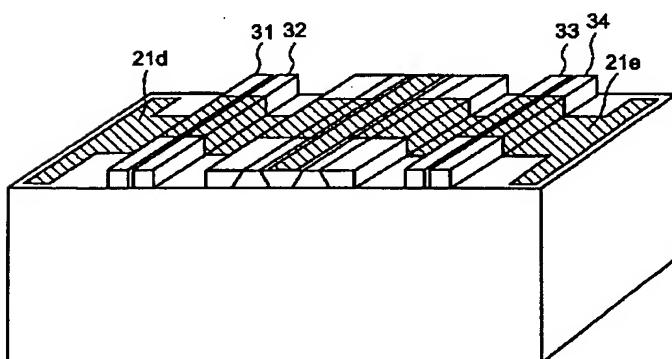
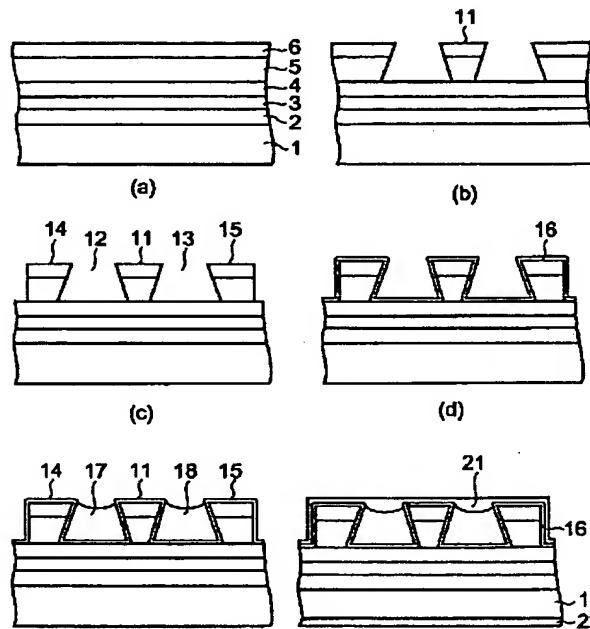
21a; ストライプ電極層部

21b; 頂面電極層部

21c; 延長電極層部

22; 裏面電極層

【図2】



1; n-InP基板
 2; n-GaInAlAsクラッド層
 3; GaInAlAs活性層
 4; p-InAlAsエッティングストップ層
 5; p-InPクラッド層
 6; p-InGaAsコンタクト層

11; 逆メサストライプ部
 12, 13; 溝部
 14, 15; ダミーメサストライプ部
 16; 絶縁膜
 17, 18; 絶縁物メサストライプ部
 21; 表面電極層